

Récepteur de navigation reconfigurable pour applications spatiales

Arnaud Dion

Jury:

Marie-Laure Boucheret
Emmanuel Boutillon

Christophe Jego
Olivier Sentieys

Eric Chaumette
Thomas Grelier

Positionner des satellites sur orbites

Multi-missions : plateforme commune
Modulations similaires



Reconfigurable

Matériel/Logiciel
Système sur Puce

Méthodologie de conception

Systèmes complexes
Algorithmes/Architectures



- 1. Modélisation et analyse de performances**
- 2. Méthodologie de conception**
- 3. Algorithmes/Architecture**
- 4. Conclusion**

1. Modélisation et analyse de performances

- *Modélisation*
- *Analyse de performance*

2. Méthodologie de conception

3. Algorithmes/Architecture

4. Conclusion

➤ Problèmes

- Pas de spécifications d'un récepteur pour satellite



Analyse de performance afin de déterminer les spécifications

- Pas de données sur les caractéristiques de la liaison RF et des signaux

- Puissance émise
- Gain d'antenne



Estimation des paramètres



Modélisation système



Simulations

- **Trajectoires**

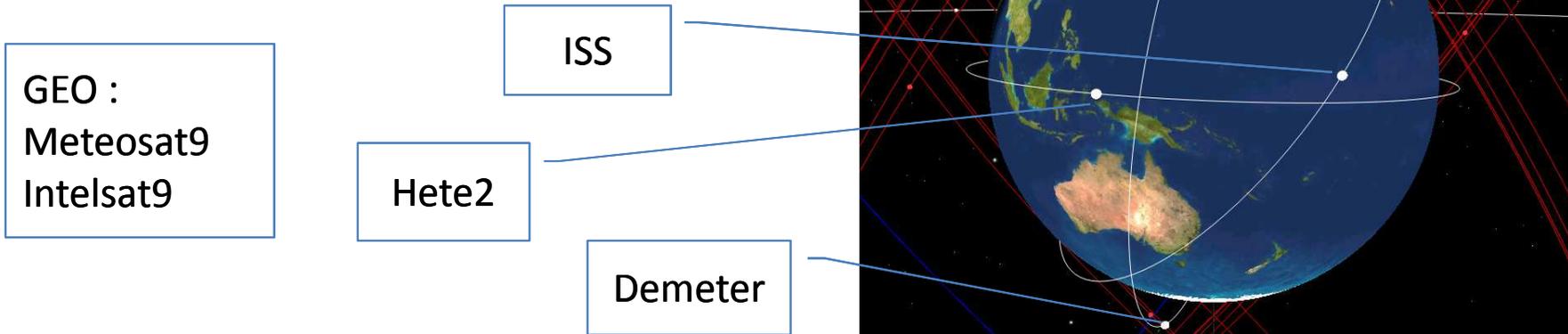
- Logiciel d'orbitographie utilisé pour le suivi de satellites : Satorb
- Modèle de prédiction de trajectoire SGP4 de l'USSSN
- Informations orbitales du NORAD

- **Propagation des signaux**

- Module de simulation de liaison inter-satellite, intégré à Satorb
- Validation : accès au code source

- **Analyse**

- Matlab, ajout des sources d'erreurs



➤ Rapport C/N0

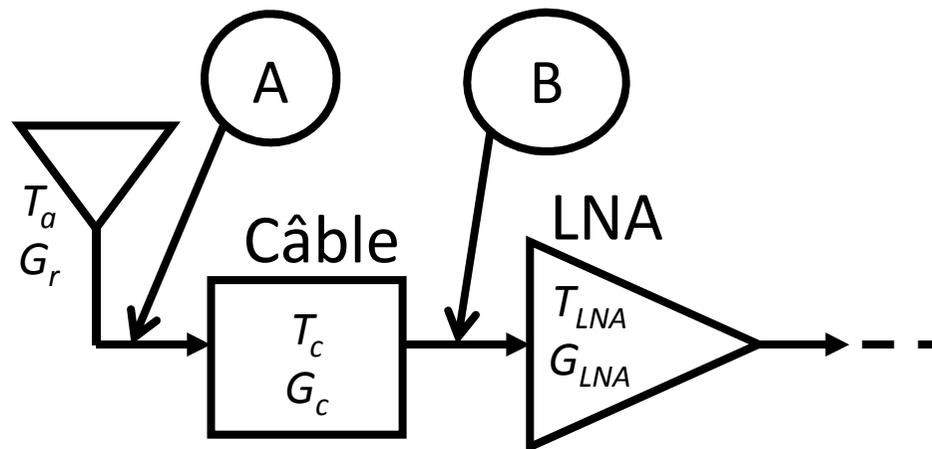
Indépendant du point de mesure dans la chaîne de réception

Ramené au point B :

$$\frac{C}{N0} = \frac{P_p}{k \times T_{sys}} = \frac{1}{k} \times P_e \times G_e \times \frac{1}{L_{FS}} \times \frac{G_r}{L_{pol} \times L_r \times L_c} \times \frac{1}{\frac{T_a}{L_c} + \frac{(L_c - 1) \times T_0}{L_c} + T_{LNA}}$$

Emetteur Milieu Récepteur

Bruit



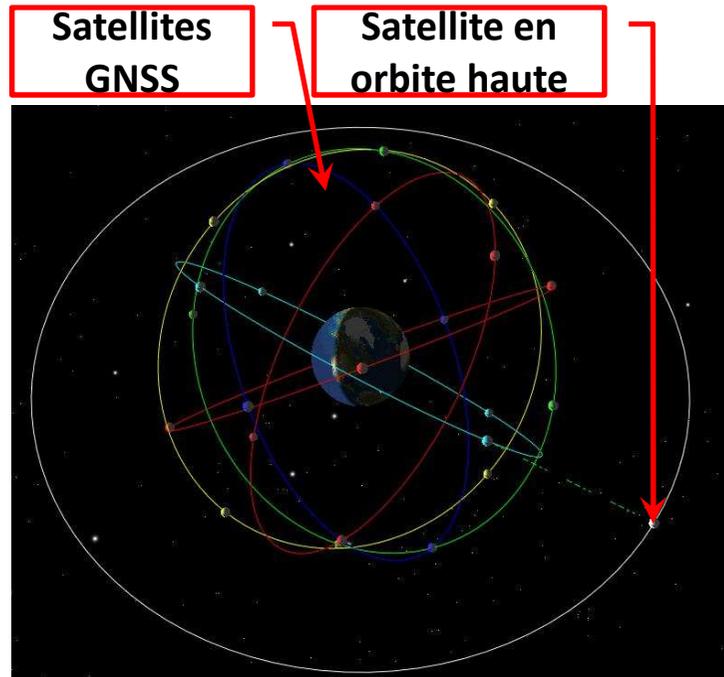
➤ Méthodologie, critères d'analyse

Spécification du récepteur :

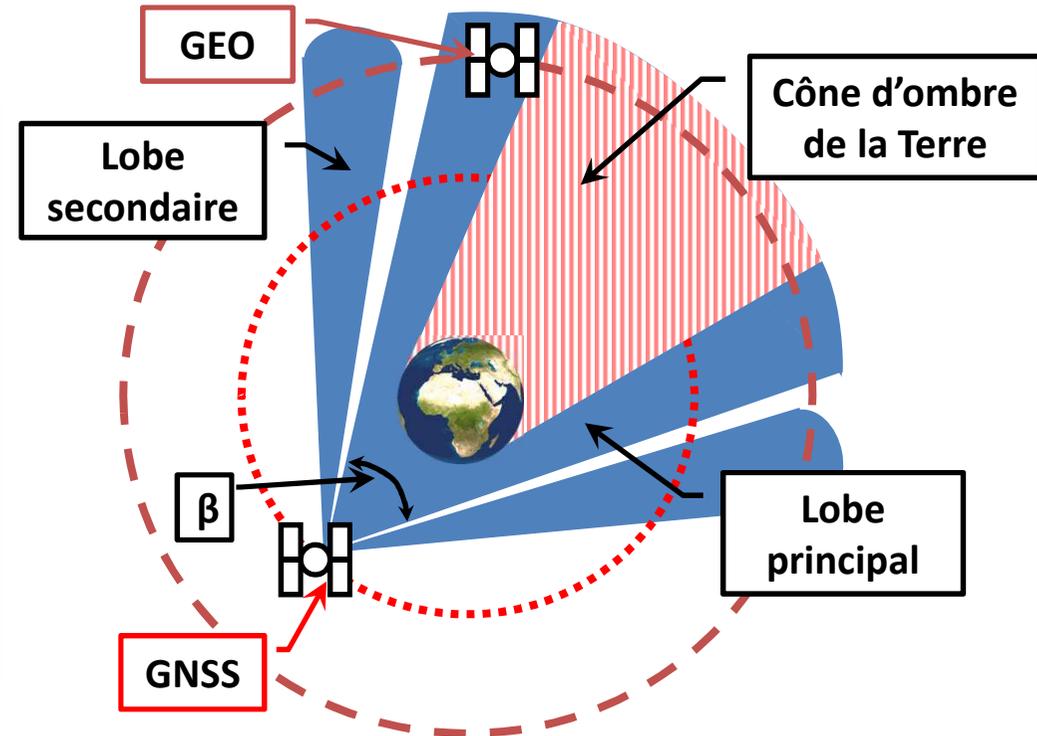
Seuil de détection et de poursuite : C/N_0

- **Disponibilité de service**
 - Au moins 4 satellites poursuivis
- **Geometrical Dilution Of Precision (GDOP)**
 - Indépendant du récepteur
 - Fonction de la seule géométrie émetteurs-récepteur
- **Erreur Sphérique Probable**
 - Dépend de l'instant et du C/N_0
- **Doppler**

➤ Geosynchronous Earth Orbit (GEO)



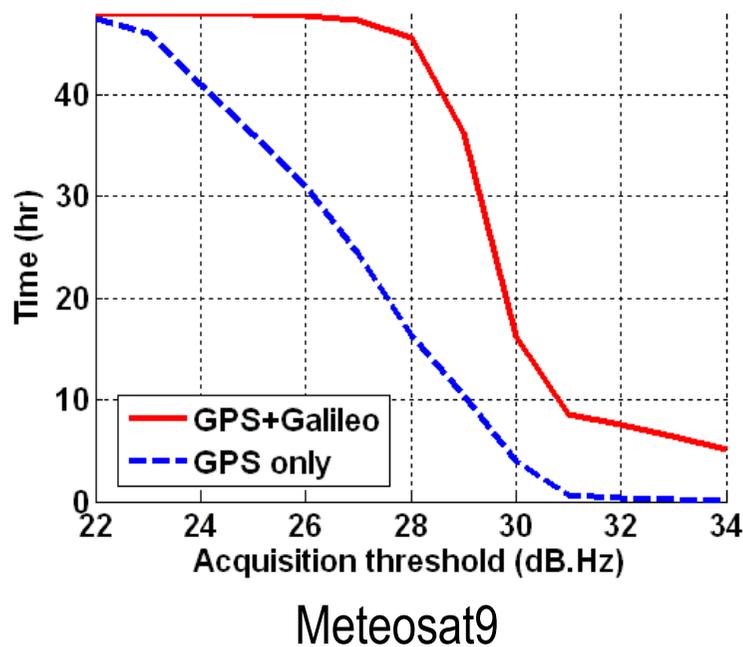
Récepteur au dessus de la constellation



Masquage des signaux GNSS

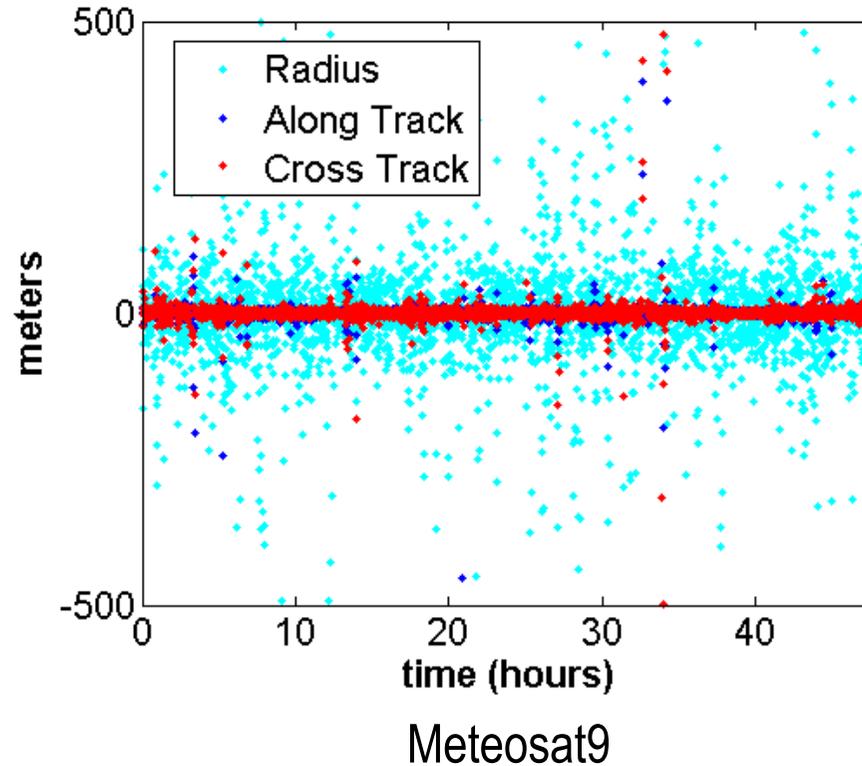
➤ GEO

Disponibilité de service



Point d'inflexion de la courbe :
lobes secondaires

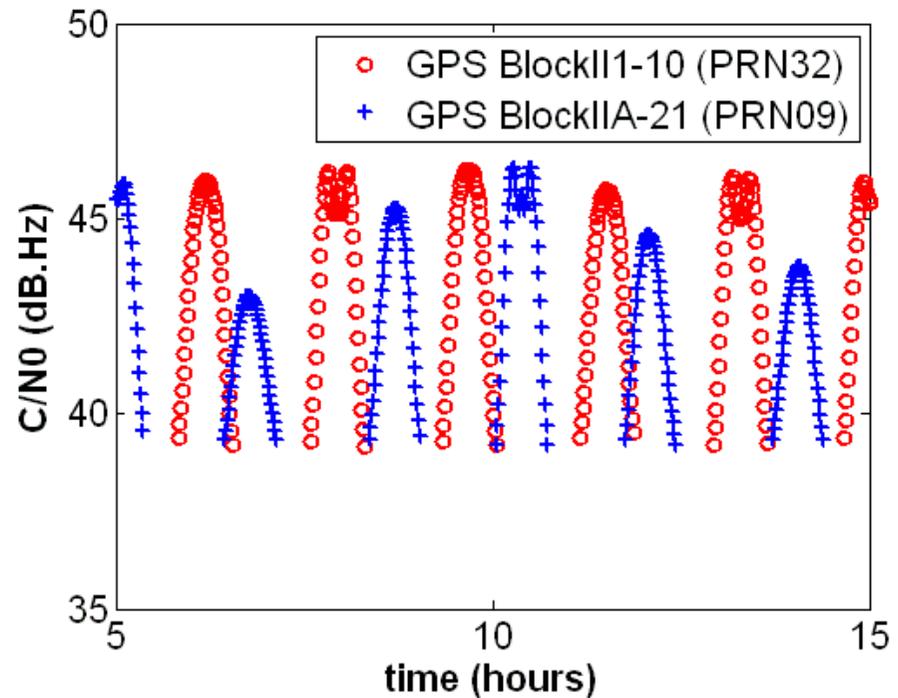
Erreur



Erreur verticale importante due
à la géométrie

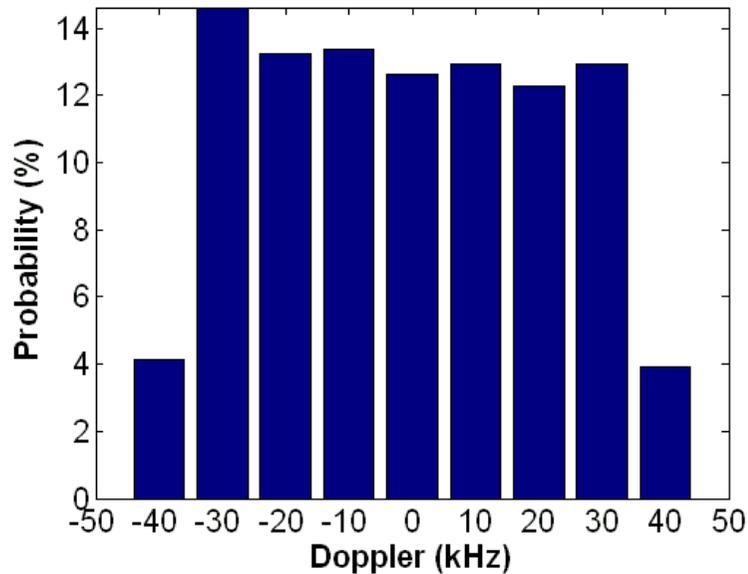
➤ Low Earth Orbit (LEO)

- **Orbite basse**
 - 500-1000 km
- **Puissance reçue similaire à un récepteur terrestre**
- **Moins de sources d'erreur**
 - Masquage
 - Multi trajet
 - Ionosphère
- **Vitesses très élevées**
 - ISS : $7,7\text{km.s}^{-1}$
- **Variation rapide des signaux**



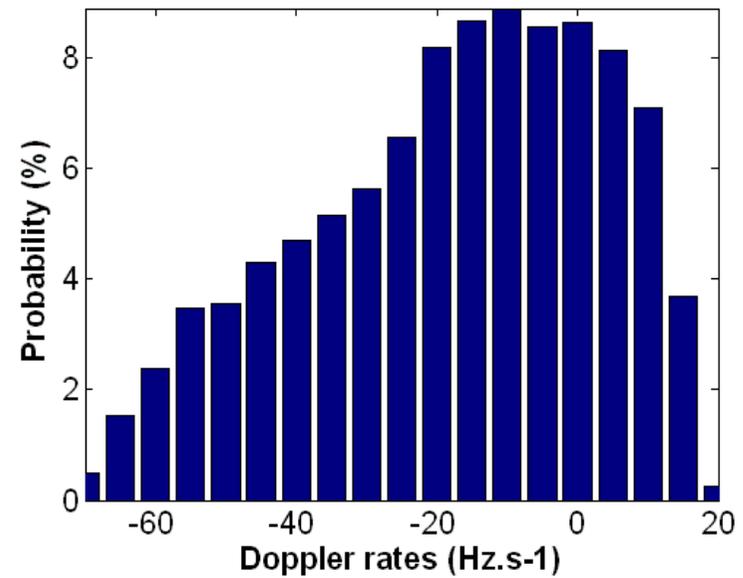
➤ LEO : Doppler

- Latence de détection limitée par la variation des signaux
- Affecte la poursuite



International Space Station

Zone de recherche plus importante



Demeter

➤ Spécification du récepteur

• GEO

- Seuil de 28 dB.Hz
- Doppler ± 8 KHz
- Taux de Doppler : 1 Hz.s⁻¹

Système	Erreur V, 3 σ (m)	Erreur H, 3 σ (m)
Radar	50	3700
GNSS	1070	110

Comparaison

Erreur principalement géométrique

- Amélioration possible grâce à la prédiction de trajectoire

• LEO

- Seuil de 38 dB.Hz
- Doppler ± 42 KHz
- Taux de Doppler : 100 Hz.s⁻¹

Demeter	Erreur 3D, 1 σ (m)
Mesuré	5
Modélisé	11

Validation du modèle

Différences s'expliquent par :

- Modélisation de la ionosphère
- Utilisation d'un modèle de prédiction de la trajectoire

1. Modélisation et analyse de performances
- 2. Méthodologie de conception**
 - *Architecture*
 - *Méthodologie de conception*
3. Algorithmes/Architecture
4. Conclusion

➤ Reconfigurabilité

Idée : créer une architecture « générique » pour un type d'application



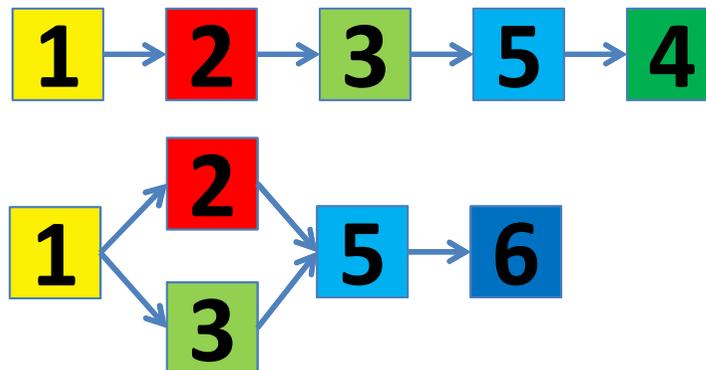
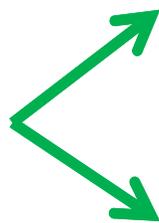
Décomposer un algorithme en fonctions

- Fonctions communes et génériques pour un type d'application
- Définir la granularité des fonctions

Modélisation fonctionnelle (modules)

- Transactions, flux de données, configuration

Matrice de modules



Configuration 1

Configuration 2

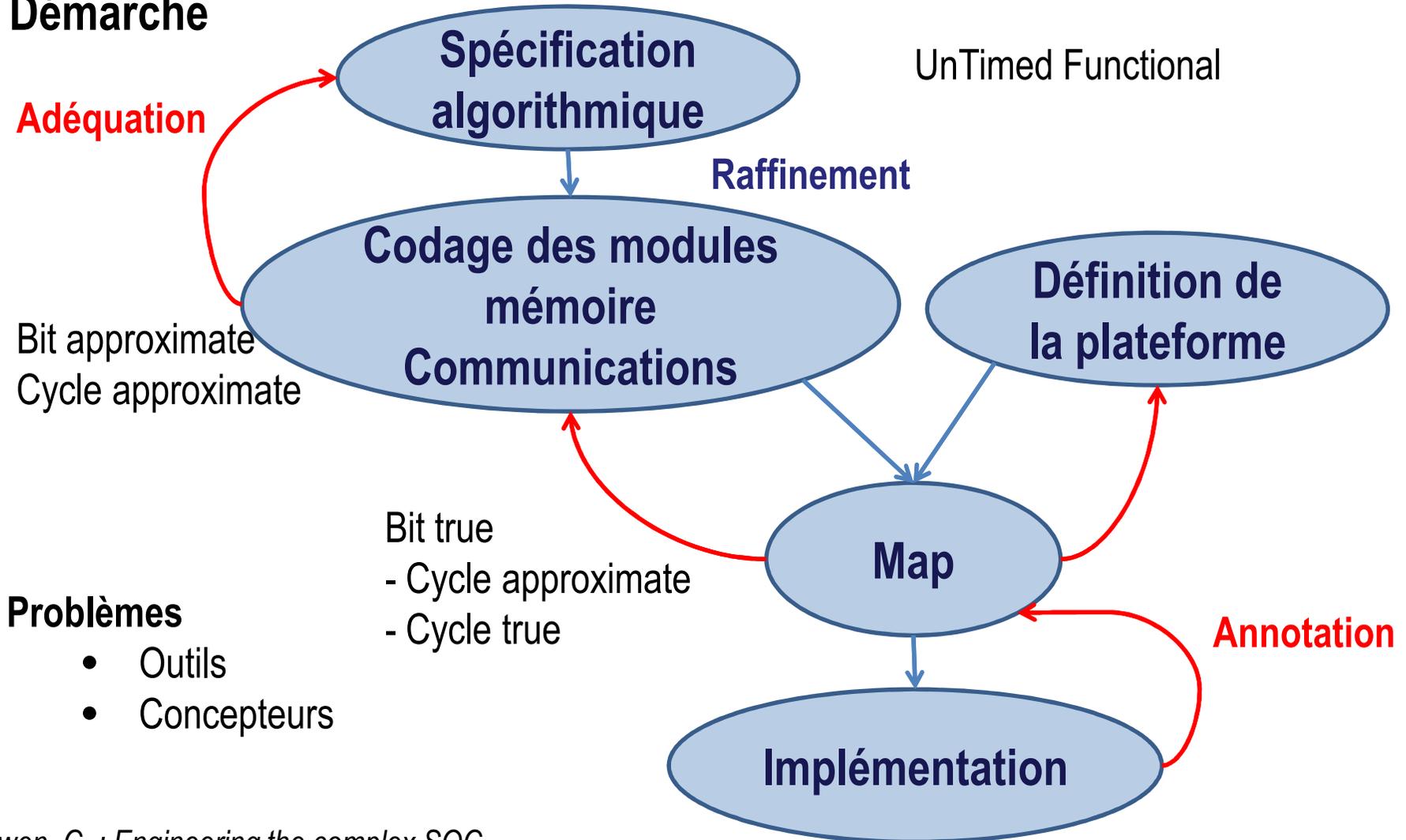
➤ Défis

- **Langages et flots de conception différents**
 - Peu de flexibilité pour des modifications d'architecture
- **Architecture définie a priori**
 - Pas de mesure de performance d'une architecture avant la conception
- **Transformation de modèle entre les étapes de la conception**
 - Nécessité de valider les modèles avec le niveau supérieur



- **Séparer la conception de la fonction de la plateforme**
 - Langage commun
- **Conserver le même modèle**
 - Raffinement du code
 - Synthèse haut niveau

➤ Démarche



Problèmes

- Outils
- Concepteurs

Rowen, C. : *Engineering the complex SOC*

- **Langages**
 - **Haut niveau d'abstraction**
 - Manipulation de notions complexes
 - Simulations plus rapides
 - **Langage commun mais « spécialisable »**
 - Modélisation d'évènements discrets
 - **Langage standardisé**

➤ **Plusieurs candidats évalués**

- **UML**

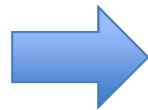
- Graphique, associé au C

- **AADL**

- Associé à l'ADA et au VHDL
- Evaluation projet ESA

- **System Verilog**

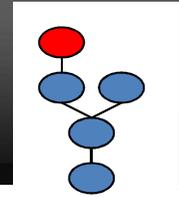
- **SystemC**



SystemC

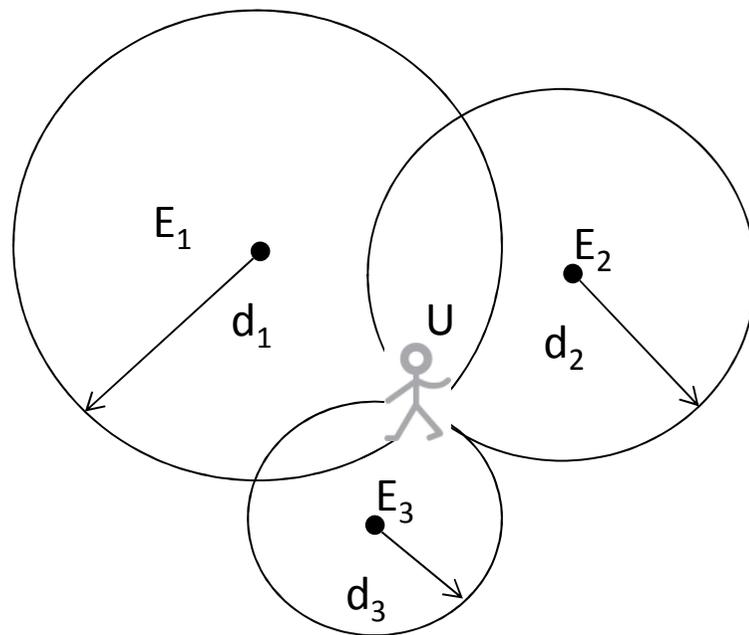
- Librairie C++
- Temps, données
- Bibliothèques de fonctions en C
- Compilable (simulation)
- Synthèse comportementale
- Formations

1. Modélisation et analyse de performances
2. Méthodologie de conception
- 3. Algorithmes/Architecture**
 - *Principes*
 - *Acquisition*
 - *Démodulation*
4. Conclusion

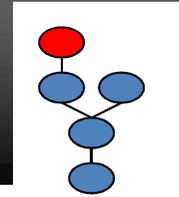


➤ Principe de la localisation

Triangulation



- **Mesure de distance**
 - Temps de propagation
 - Mesure de phase
- **Référentiels temporels différents**
 - Problème à 4 dimensions
 - Moindre carrés
- **Émetteurs en mouvement**
 - Calcul de leurs positions
 - Ephémérides
 - Correction du temps



➤ GPS Standard Positioning System (BPSK)

50 bit.s⁻¹ 1,023 MHz
 1023 chips/code Porteuse : 1575,42 MHz

$$s^{(k)}(t) = \sqrt{C} \times d^{(k)}(t) \times c^{(k)}(t) \times e^{j2\pi f_{L1}t}$$

➤ Galileo E1 Open Service (BOC)

250 symb.s⁻¹ 4092 chips/code

$$s^{(k)}(t) = \sqrt{C} \times (d_B^{(k)}(t) \times c_B^{(k)}(t) \times sc_B(t) + c_C^{(k)}(t) \times sc_C(t)) \times e^{j2\pi f_{L1}t}$$

2 voies

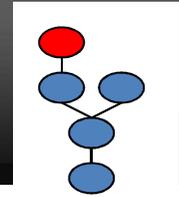
- Voie B : données
- Voie C : Pilote

102300 chips/code

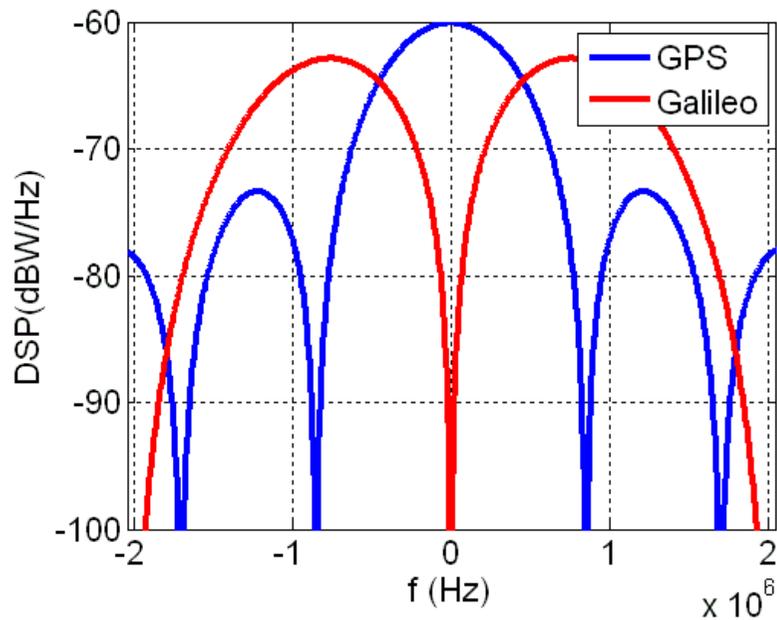
2 sous porteuses $sc(t) = \alpha \times sc_a(t) + \beta \times sc_b(t)$

1,023 MHz (10/11)

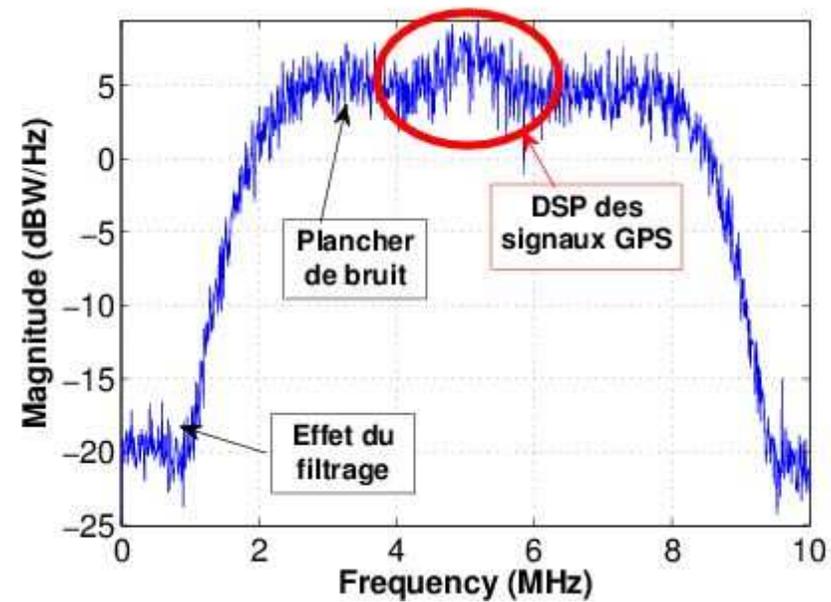
6,138 MHz (1/11)



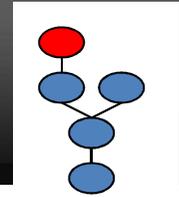
➤ Densité spectrale de puissance



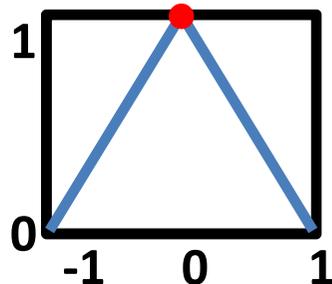
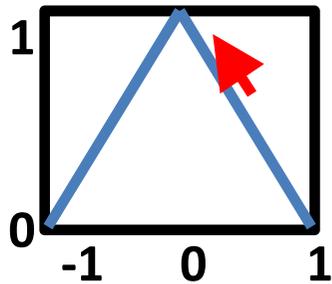
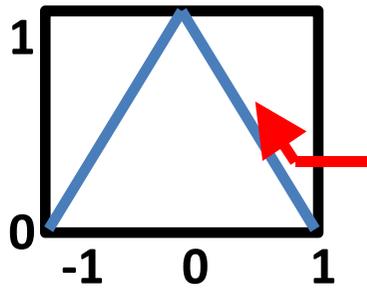
Densité spectrale de puissance



Signal GPS réel
8 satellites



$$s(t) = \sum_{k=1}^M A^{(k)}(t) \times d^{(k)}(t - \tau^{(k)}) \times c^{(k)}(t - \tau^{(k)}) \times e^{j(2\pi f_{L1}t + \varphi^{(k)}(0))} \times e^{-j2\pi f_d^{(k)}t} + n(t)$$



Recherche d'énergie

Estimation du délai et du Doppler : $\{\widehat{\tau}^{(k)}, \widehat{f_d}^{(k)}\}$

$|\hat{\tau}| < T_c, |\hat{f}| < 50Hz$

Acquisition

Transition

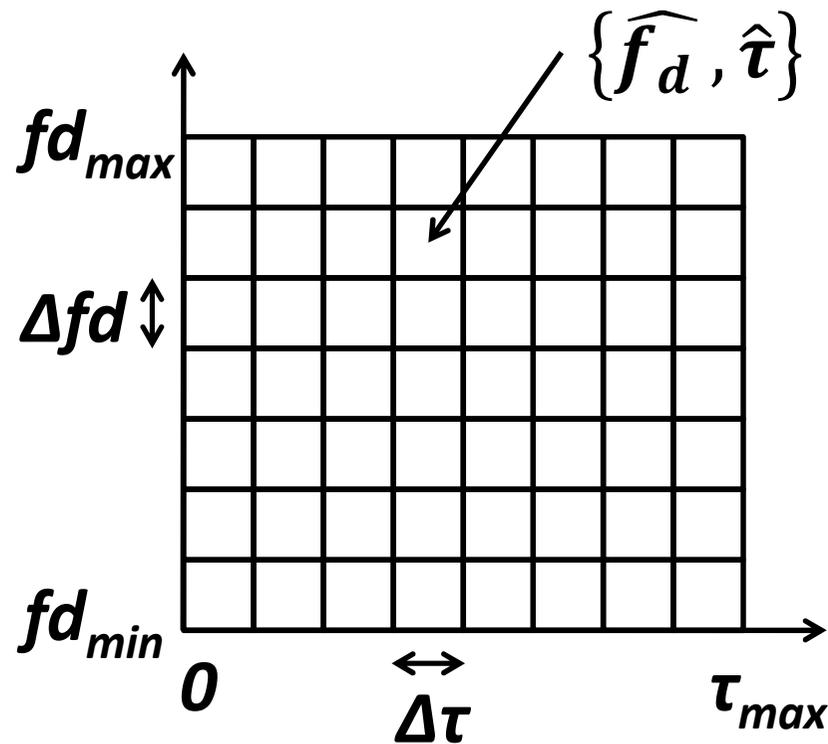
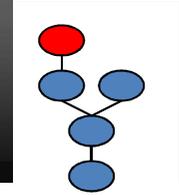
Convergence des boucles

Estimation de la phase : $\widehat{\varphi}^{(k)}(t)$

Transition des données

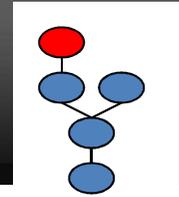
Poursuite

Démodulation des données



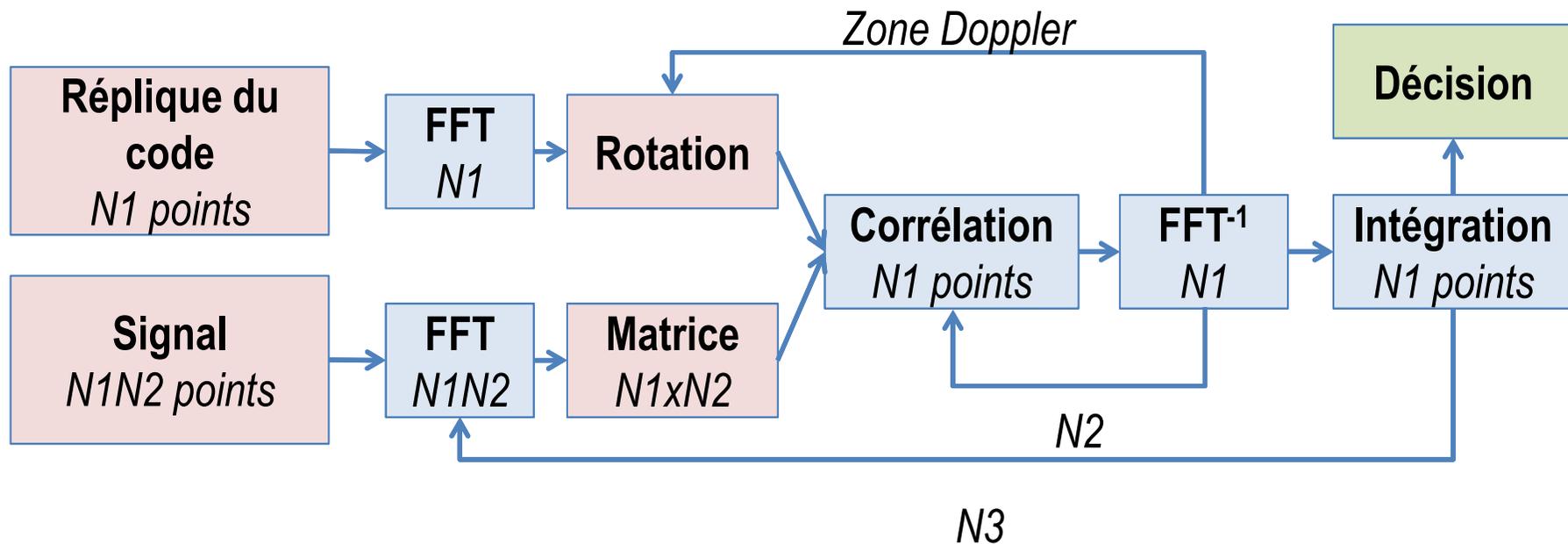
Zone de recherche

- **Flexible**
 - BPSK, BOC, Tailles des codes
- **Réduire le nombre de calculs**
 - Consommation
- **Latence faible**
 - Variation très rapide des signaux en LEO

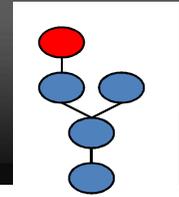


Modèle fonctionnel en SystemC

Pas de latence
Données format flottant ➔ UTF : UnTimed Functional

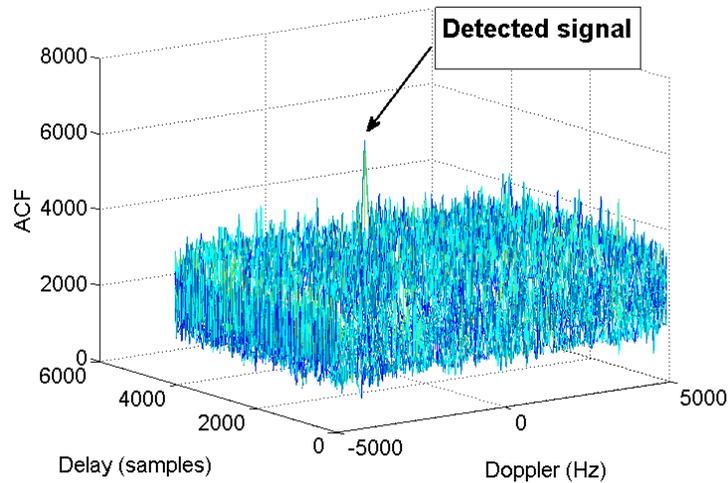


Akopian D. : Fast FFT based GPS satellite acquisition methods



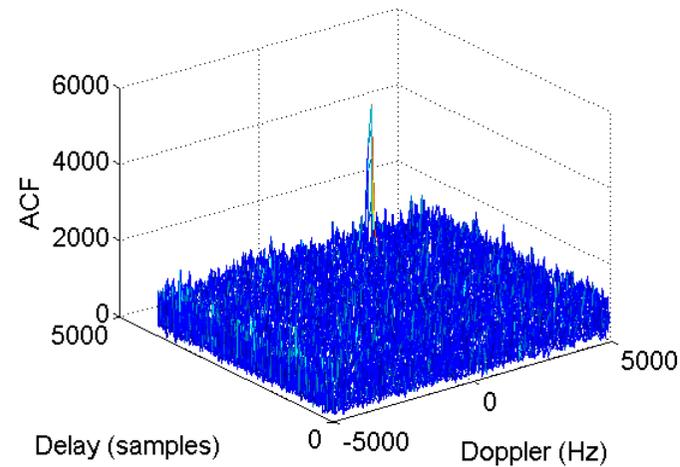
Probabilité de non détection : 10^{-1}
 Probabilité de fausse alarme : 10^{-3}

Signal simulé, cas GEO, C/N0=28 dB.Hz

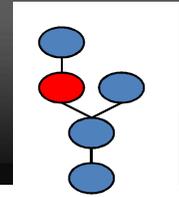


Intégration :
 cohérente : 8 ms
 non-cohérente : 64 ms

Signal réel, C/N0=45 dB.Hz

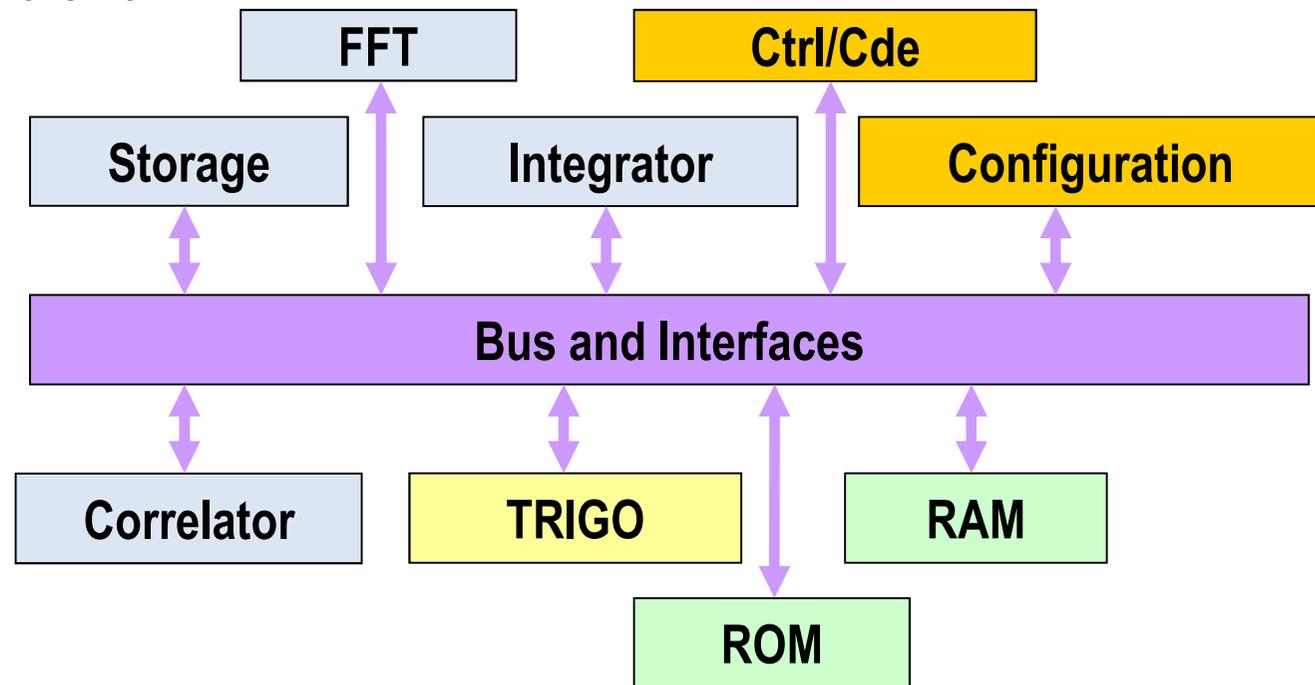


Intégration :
 cohérente : 8 ms

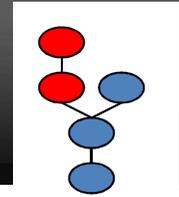


Modèle comportemental en SystemC

- Identification du parallélisme
- Communications
- Mémoires



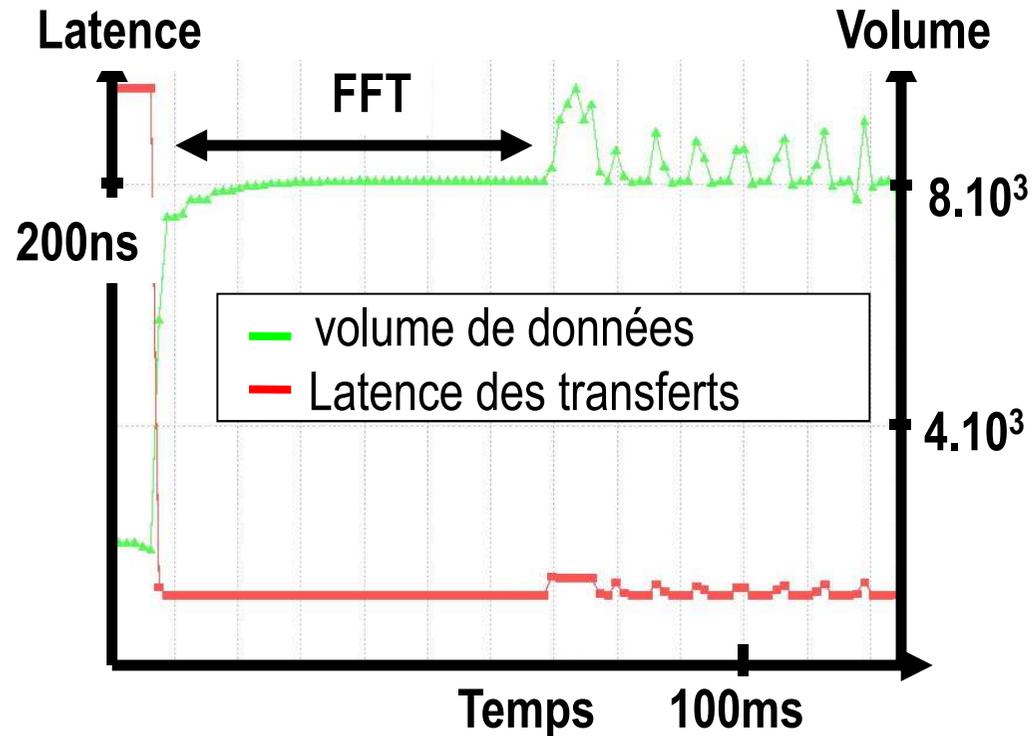
BA/CA :
 Bit Approximate
 Cycle Approximate



Analyse comportementale a priori

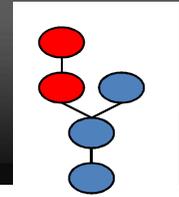
- 130 millisecondes
- 60 ms pour la seule FFT
- 95% du temps : transactions mémoires

Contrainte LEO : 75 ms



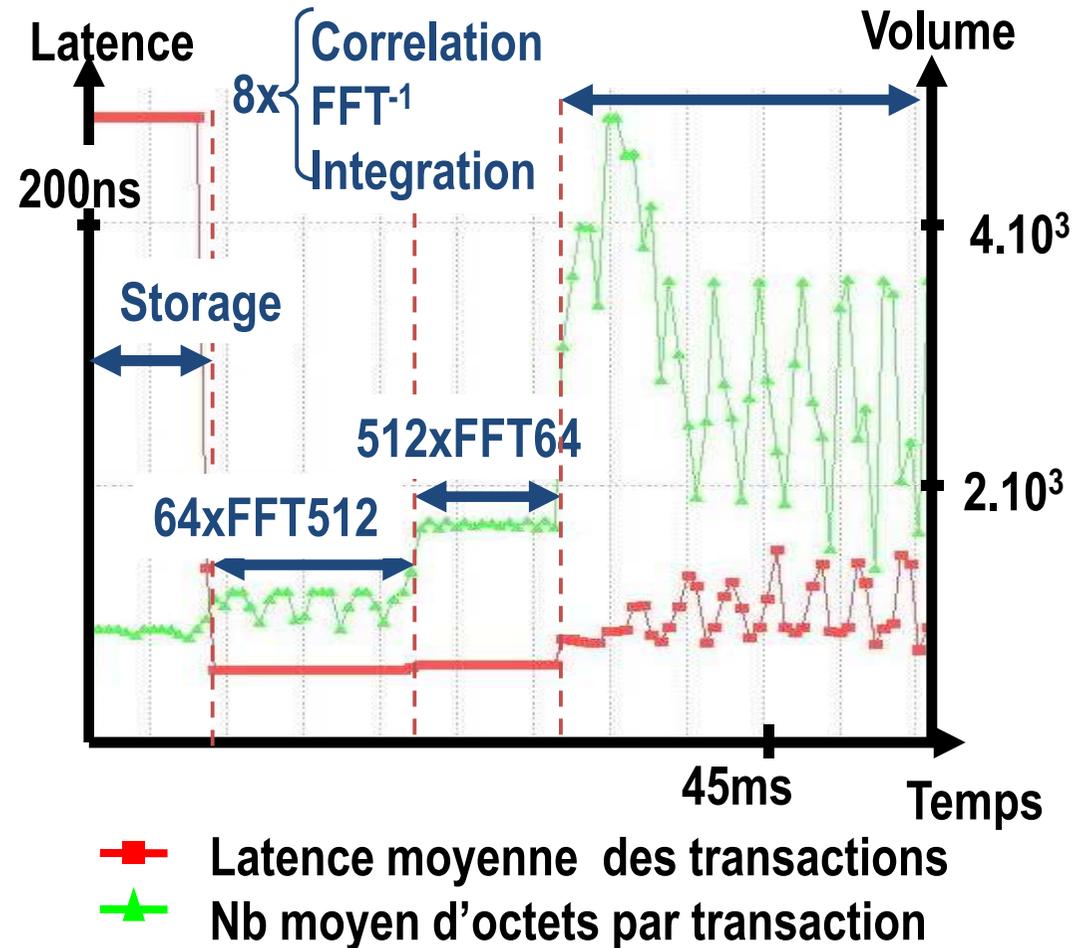
Approche « classique » :

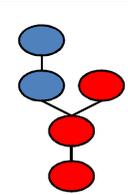
- Pas d'approximation, exacte au cycle près : implémentation (temps de codage)
- Mesure a posteriori
- Adéquation de la plateforme



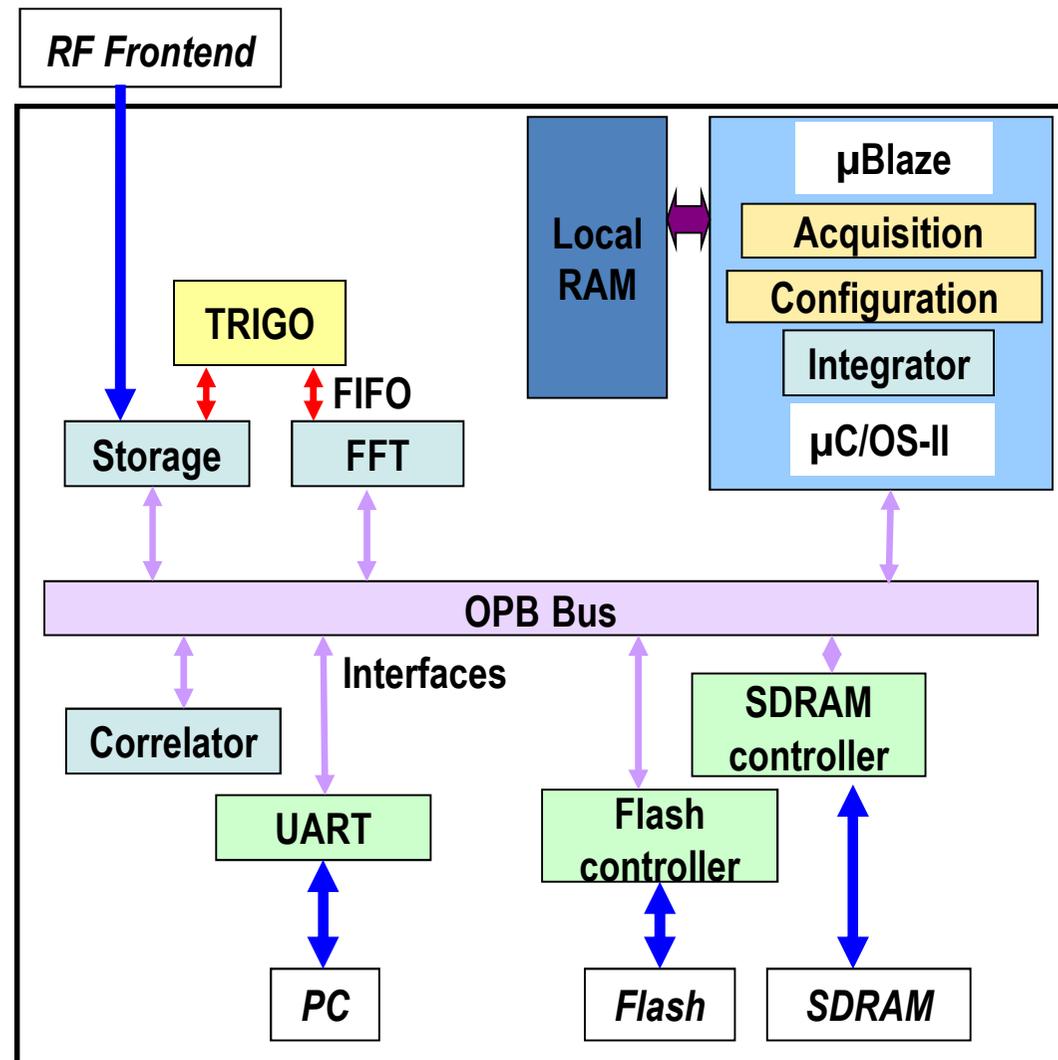
- Les FFT sont remplacées par 2 étages de FFT plus petites (max 512 pts)
- Les petites FFT peuvent être traitées en utilisant une mémoire locale

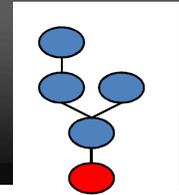
55 millisecondes





- **Plateforme**
 - Composants de la librairie : processeurs, bus, contrôleur mémoire, OS
- **Exploration d'architecture**
 - Test de plusieurs plateformes, plusieurs distributions
 - Simulations rapides
- **Spécialisation du code : matériel (synthèse), logiciel (compilation)**
- **Synthèse haut niveau**
- **Validation sur FPGA**
- **Durée de la phase de recherche**
 - LEO : 3 min
 - Terrestre : 15 s





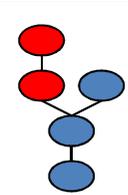
Implémentation sur un FPGA Xilinx 2VP30

	Slices	DFF	Multiplieurs	BlockRAM
Disponible	13696	27392	136	136
Modules	4744	4723	14	9
Interfaces	2780	2644	0	8
Plateforme	3313	3592	3	80
Total	10837	10959	17	97

Taux de remplissage : 79%

Interfaces : 25% \longrightarrow Granularité
Type d'interface

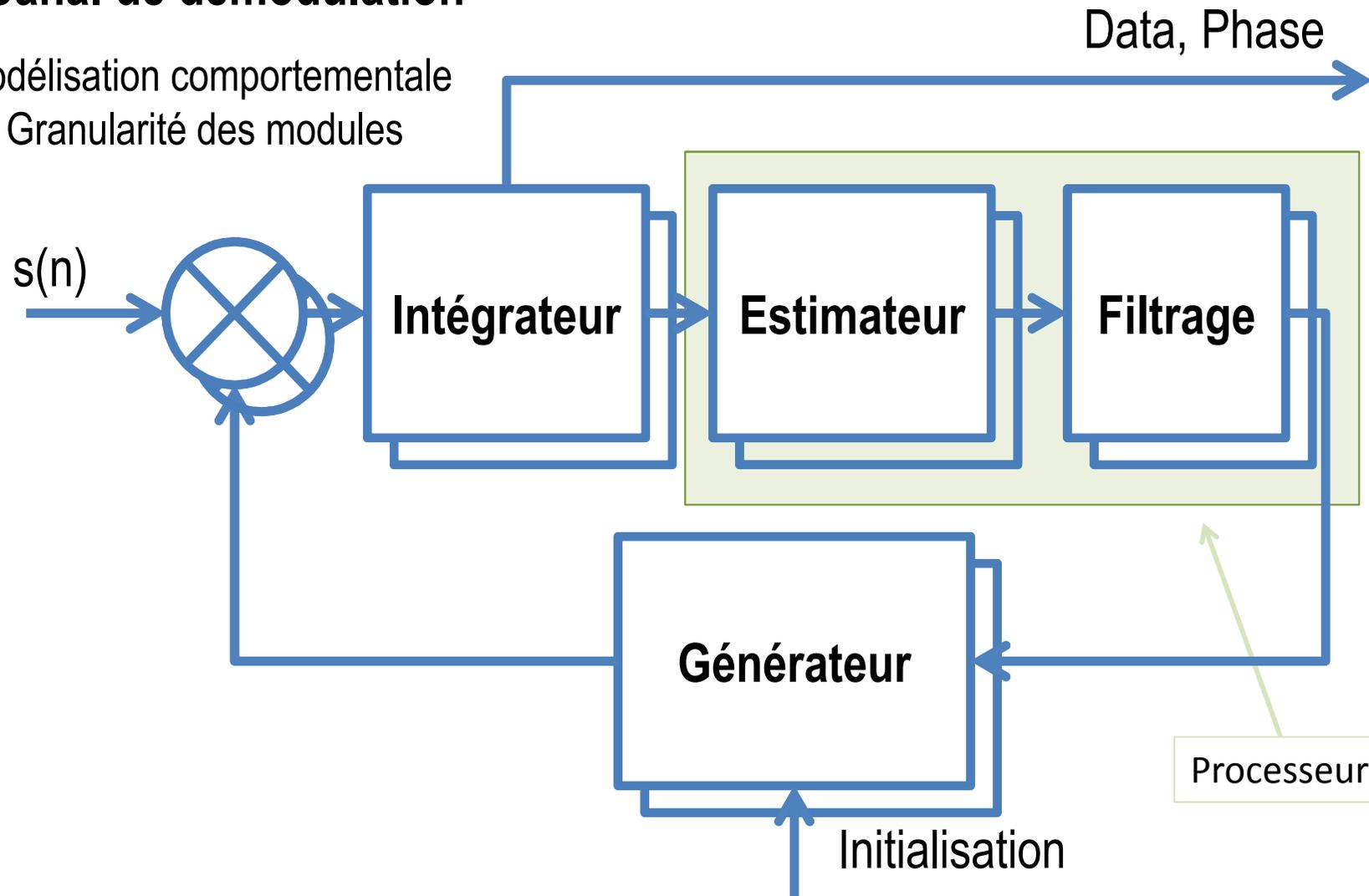
Modules : 44% \longrightarrow Style de codage
Modules non adaptés à la synthèse haut niveau



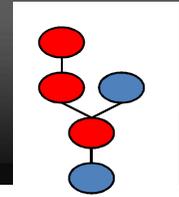
➤ Canal de démodulation

Modélisation comportementale

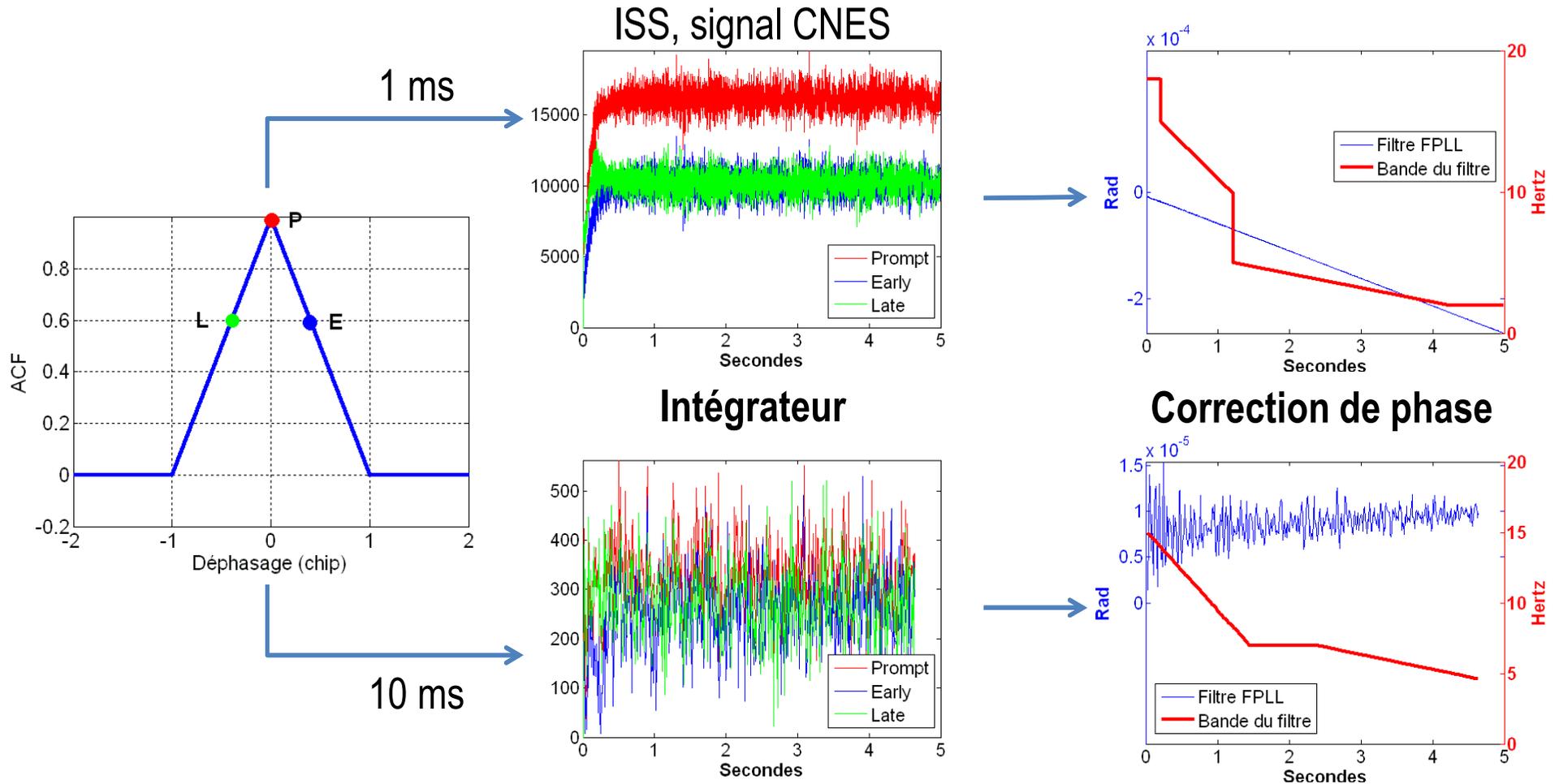
- Granularité des modules



Processeur



➤ Poursuite



Meteosat9, C/N0=29 dB.Hz

1. Modélisation et analyse de performances
2. Méthodologie de conception
3. Algorithmes/Architecture
- 4. Conclusion**
 - *Travail effectué*
 - *Valorisation*

Spécifications

- Détermination des spécifications et performances d'un récepteur multi-missions
- Modèle système réutilisable pour tester différentes configurations

Méthodologie de conception

- Synthèse des meilleures idées et techniques
- Expérimentations, détermination de recommandations
- Validation de la méthodologie et des outils associés

Algorithmes/Architecture

- Choix des algorithmes et des paramètres, conception de parties d'algorithmes
- Modèle fonctionnel et validation sur des signaux réel et simulés
- Modèle comportemental
- Maquette sur FPGA

Projets (Algorithmes/Architectures)

- Récepteur GPS spatial, Symlink, CNES
- Récepteur Galileo PRS (démonstrateur), DGA (en cours)
- Récepteur GPS ouvert destiné à la recherche, ISAE (en cours)
 - Modèle fonctionnel et implémentation sur carte

Méthodologie

- Test d'un flot d'outils de conception SOC (cas d'étude : récepteur GPS), ESA
- Analyse d'implémentation d'un récepteur GPS vectoriel, CNES
- Modélisation comportementale d'un récepteur GPS, M3S (futur)
- Exploration et expérimentation sur les outils, TAS, ADS, M3S

Formations

- Implémentation de récepteurs GPS, CNES
- Conception de systèmes complexes, Eurosae, ISAE
- Chaire fondation ADS : Chair on Embedded Critical Systems (CESEC)

MERCI



QUESTIONS ?